

DIALOG File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

02309292

DRIVING CIRCUIT FOR LIQUID CRYSTAL DISPLAY UNIT

PUB. NO.: **62-226192** [JP 62226192 A]

PUBLISHED: October 05, 1987 (19871005)

INVENTOR(s): UMEZAWA TOSHIMITSU

APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 61-067083 [JP 8667083]

FILED: March 27, 1986 (19860327)

INTL CLASS: [4] G09G-003/36; G02F-001/133; H04N-005/66

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS --
Optical Equipment); 44.6 (COMMUNICATION -- Television)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

⑫ 公開特許公報(A)

昭62-226192

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)10月5日

G 09 G 3/36
G 02 F 1/133
H 04 N 5/66

3 3 2
1 0 2

8621-5C
7348-2H
B-7245-5C

審査請求 未請求 発明の数 1 (全7頁)

⑭ 発明の名称 液晶表示装置における駆動回路

⑯ 特 願 昭61-67083

⑰ 出 願 昭61(1986)3月27日

⑱ 発 明 者 梅 沢 俊 光 深谷市幡羅町1-9-2 株式会社東芝深谷工場内

⑲ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

液晶表示装置における駆動回路

2. 特許請求の範囲

- (1) 複数の液晶素子に対しそれぞれ走査電極と信号電極を配置して構成した各画素が、全体としてマトリクス状を成す液晶表示部を備え、さらに前記信号電極に情報信号を与えるための信号電極駆動回路、および前記走査電極を駆動するための回路を有する液晶表示装置において、

前記信号電極駆動回路は、

各段が複数のスイッチ手段で構成されたスイッチ群を複数段縦列接続し、かつ次段に行くに従ってスイッチ手段の数が増加するようにし、初段の各スイッチ手段の入力端にはそれぞれ情報信号が供給され、前段に位相するスイッチ手段の出力端はそれぞれ分岐して次段のスイッチ手段のいずれか1つの入力端へ順次接続され、終段の各スイッチ手段の出力端がそれぞれ前記信号電極に接続されたスイッチ回路と、

上記スイッチ回路の各段のスイッチ手段の導通・非導通状態をそれぞれ時分割的に制御するためのドライブ回路とを有して成る液晶表示装置における駆動回路。

- (2) 前記信号電極の数を N (N は正の整数)としたとき、前記スイッチ回路の初段のスイッチ手段の数を \sqrt{N} に近似した値とし、終段のスイッチ手段の数を N としたことを特徴とする特許請求の範囲第1項に記載の液晶表示装置における駆動回路。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は液晶表示装置における駆動回路に関し、液晶テレビジョン受像機等に用いて好適なものである。

(従来の技術)

従来、複数の行および列をもってマトリクス状に配置した液晶素子に対し、走査電極と信号電極を設け、それら電極を走査電極駆動回

路および信号電極駆動回路を用いて駆動することで情報に基づく画像を表示するようにしたものがある。

このような液晶表示装置の一例を第4図を参照して説明する。

第4図は液晶テレビジョン受像機の一例を示したもので、アンテナ1に受けた信号をチューナ2に供給し、選局回路3にて選局した所定のチャンネルの信号を次段のIFアンプおよびビデオ信号検波用回路4に供給するようにしている。この回路4の出力は次段の映像信号処理回路5および同期信号分離回路6に供給され、この同期信号分離回路6では複合映像信号から垂直、水平の同期信号を分離して取出し、同期制御回路7に供給するようにしている。

この同期制御回路7は、位相比較回路71、電圧制御発振器72、分周回路73等によって構成されるPLLを含み、上記分周回路73から信号電極駆動回路8および走査電極駆動回路9へそれぞれクロックおよびデータパルスを供

通電極に接続されている。

前記映像信号処理回路5では入力された映像信号から正負両極性の映像信号を得、かつトランスミッションゲートによって1フィールド毎に映像信号の極性を切換えて出力するようにし、この映像信号処理回路5の出力をバッファアンプ11を介して信号電極駆動回路8のスイッチ回路82に供給するようにしている。このスイッチ回路82は複数のスイッチ手段 S_1, S_2, \dots, S_n を有し、それら入力端に前記バッファアンプ11からの映像信号が加えられるとともに、出力端がそれぞれ前記信号電極 X_1, X_2, \dots, X_n に接続され、これらスイッチ手段 S_1, S_2, \dots, S_n のオン、オフを前記シフトレジスタ81によって制御するようにしている。

このように構成された液晶表示装置は、液晶表示部10の各走査電極 $Y_1 \sim Y_m$ が映像信号の1水平走査期間(1H)に同期して順次ドライブされ、この間に信号電極 $X_1 \sim X_n$ につながるスイッチ手段 $S_1 \sim S_n$ がオンされること

給するようにしている。上記信号電極駆動回路8はXドライブ回路とも呼ばれるもので、例えばシフトレジスタ81を有して構成され、上記クロックおよびデータパルス以外に水平同期信号H(15.75KHz)が供給されている。また走査電極駆動回路9はYドライブ回路とも呼ばれるもので、例えばシフトレジスタで構成され、クロックおよびデータパルス以外に垂直同期信号V(60Hz)が供給されている。

液晶表示部10は複数の液晶素子をマトリクス状に配置して成り、各液晶素子に対してそれぞれ信号電極 X_1, X_2, \dots, X_n ならびに走査電極 Y_1, Y_2, \dots, Y_m が設けられている。信号電極 X_1 および走査電極 Y_1 につながる液晶素子の一例を説明すると、信号電極 X_1 に電界効果トランジスタFETのドレインが接続され、走査電極 Y_1 にそのFETのゲートが接続され、FETのソースが信号蓄積キャパシタ C_1 を介してアースされ、かつ液晶素子 L_1 の一端に接続されている。尚、液晶素子 L_1 の他端は共

で各信号蓄積キャパシタ C_1, \dots に信号が供給され、供給された信号は次のフレームの走査時まで液晶素子 L_1, \dots を励起するようにしている。

(発明が解決しようとする問題点)

このような液晶表示装置において、液晶表示部10のX方向(横方向)の画素数をNとすればスイッチ手段 $S_1 \sim S_n$ もN個必要とする。

上記スイッチ手段 $S_1 \sim S_n$ は通常C-MOSのアナログスイッチが用いられており、その1つのスイッチの回路例を第5図に示している。この第5図においてINは入力端、OUTは出力端、CONTは制御端を表わし、VDDは電圧源、VSSはアースを表わしている。

ところで、上記の如きスイッチ手段はそれぞれ入力容量を有しているため、スイッチ回路82の入力容量Cは、各スイッチ手段 $S_1 \sim S_n$ の入力容量を C_0 とすると、

$$C = N \cdot C_0$$

となる。したがって液晶素子による画素数が増加するに伴ってスイッチ回路82の入力容量が増大し、これに対処するため、バッファ回路11が設けられている。

このバッファ回路11の一例として第6図のような回路が用いられている。第6図において、トランジスタQ1が設けられ、そのベースに映像信号処理回路5からの映像信号が供給され、エミッタが定電流源I1を介してアースされ、コレクタが電圧源Vccに接続され、エミッタがスイッチ回路82に接続されるようにしている。

このバッファ回路11は容量Cを有する負荷をドライブするために、ある値以上の電流を定電流源I1に流す必要があり、その電流量をI1とすると、

$$I_1 > 2\pi f CV$$

となる。ただしfは信号の最大周波数、Vは信号の最大振幅である。

したがってバッファ回路11の消費電力Pは、

され、終段の各スイッチ手段の出力端がそれぞれ前記信号電極に接続されるようにし、

上記各段のスイッチ手段の導通・非導通状態をドライブ回路によって時分割的に制御するようにした液晶表示装置の駆動回路である。

(作用)

上記回路によれば、初段のスイッチ手段に対して次段以降のスイッチ手段が縦列接続されたものとなり、各スイッチ手段は従来の単独な並列接続に比べて直・並列の組合せとして形成され、各段毎のスイッチ手段はいずれか1つだけが順次導通状態となり、信号電極のいずれか1つを順次駆動することになる。またスイッチ回路全体の入力容量を各段に減少することができる。

(実施例)

第1図は本発明の一実施例の要部を示すもので液晶表示部10を駆動する回路を示している。上記液晶表示部10は第4図と同様に信号電極X1～Xn、走査電極Y1～Ymを有し

$$P > Vcc I_1$$

を必要とし、特に小型、携帯を目的とした液晶表示装置ではバッテリー駆動となる為、上記容量Cの増加(電力消費の増大)が致命的欠点となっていた。

本発明は、スイッチ回路82での入力容量を大幅に減少し、画素数が増大しても消費電力の増加を伴わない液晶表示装置の駆動回路を提供することを目的とする。

[発明の構成]

(問題点を解決するための手段)

本発明は、液晶表示部の信号電極X1～Xnを駆動せしめるスイッチ回路を、複数段の縦列接続されたスイッチ群で構成し、各段はそれぞれ複数のスイッチ手段を有し、次段に行くに従ってスイッチ手段の数が増加するようにし、かつ初段の各スイッチ手段の入力端にはそれぞれ情報信号が供給され、前段に位置するスイッチ手段の出力端はそれぞれ分岐して次段のスイッチ手段のいずれか1つの入力端へと順次接続

しており、かつ走査電極駆動回路9が設けられている。

信号電極駆動回路21は第4図の信号電極駆動回路8と同様に信号電極X1～Xnを駆動させるためのもので、ドライブ回路211とスイッチ回路212を有しているが、ドライブ回路211によるスイッチ回路212の制御のし方が第4図のものとは異なる。

そして本発明はスイッチ回路212の構成に特徴がある。即ち、このスイッチ回路212は多段(図では2段)のスイッチ群を縦列接続して成り、液晶表示部10の信号電極X1～Xnの総数をNとしたとき、初段のスイッチ群によるスイッチ手段S11、S12…S1Mの数をM(M<N)とし、それらM個のスイッチ手段S11～S1Mの各入力端に端子20からの映像信号を供給するようにしている。

そして初段の各スイッチ手段S11～S1Mの出力端はそれぞれ複数に分岐されて、次段スイッチ群の各スイッチ手段S21、S22、…S2Nの

入力端に接続されている。こうして終段スイッチ群の各スイッチ手段の出力端が信号電極 $X_1 \sim X_n$ に接続される訳であり、終段（第1図では2段目）のスイッチ群のスイッチ手段 $S_{21} \sim S_{2N}$ の総数は N 個となっている。

尚、スイッチ回路212のスイッチ群は2段に限らず3段、4段等の多段で構成することもでき、要は、初段の映像信号供給端子20に接続されるスイッチ手段 $S_{11} \sim S_{1M}$ の数 M を、信号電極 $X_1 \sim X_n$ の総数 N より小さい数（できれば M は N の約数）とし、終段のスイッチ手段の総数を N と一致させるよう、初段から次段、終段へと順次分岐した構成であれば良い。尚、スイッチ手段としては、例えば第5図のような回路を用いれば良い。

第2図は上記各スイッチ手段 $S_{11} \sim S_{2N}$ をオン、オフ制御するための、ドライブ回路211の出力信号を示している。

第2図において信号 $P_{11}, P_{12}, \dots, P_{1M}$ はそれぞれ初段の各スイッチ手段 S_{11}, S_{12}, \dots

$$C_{10} = \left(\frac{N}{M} + M \right) \cdot C_0$$

で表わすことができる。

これはスイッチ手段 $S_{11} \sim S_{1M}$ は常にいずれか1つだけがオンすることによるものであり、 M の値を選定することにより、負荷容量 C_1 の値を極少値にすることができる。

例えばスイッチ群を2段とし、初段のスイッチ群の数 M を1から N の範囲内で変えたときの容量 C_{10} の値の変化を示すと第3図の如く表わせる。第3図にあって横軸は初段でのスイッチ群の数 M 、縦軸は負荷容量 C_{10} の値を示している。また従来回路での負荷容量を C で示している。

この第3図から分るように、 $M=1$ の場合は $C+C_0$ 、 $M=N$ （これは従来例と同じ）の場合は C となって、負荷容量 C_{10} は非常に大きくなるが、 $M=\sqrt{N}$ のとき、 $C_{10}=2\sqrt{N} \cdot C_0$ となって最少値を示すことが分る。したがって初段スイッチ群でのスイッチ手段の数は \sqrt{N} に近いほ

ど S_{1M} をオンせしめるパルスを示しており、各スイッチ手段 $S_{11} \sim S_{1M}$ は順次、時分割的にオンされる。また信号 $P_{21}, P_{22}, \dots, P_{2N}$ は次段（図では終段）のスイッチ手段 $S_{21}, S_{22}, \dots, S_{2N}$ をオンせしめるパルスを示しており、各スイッチ手段 $S_{21} \sim S_{2N}$ も順次、時分割的にオンされる。

例えば、パルス P_{11} とパルス P_{21} の両者が発生したときは信号電極 X_1 が駆動され、パルス P_{11} とパルス P_{22} の両者が発生したときは信号電極 X_2 が駆動され、パルス P_{1M} とパルス P_{2N} の両者が発生したときは信号電極 X_n が駆動されることになる。

尚、上記の如きパルス信号を発生するドライブ回路211は、シフトレジスタや論理回路等をもって容易に形成することができる。

本発明の駆動回路は多段構成のスイッチ回路212を用いているため、映像信号供給端子20の負荷容量 C_{10} は、スイッチ手段（アナログスイッチ）の1個当りの入力容量を C_0 とすれば、

ど良好となる。

例えば $N=400$ 、 $M=20$ 、スイッチ手段1個当りの容量 C_0 を 1pF とすれば、

$$C_{10} = \left(\frac{400}{20} + 20 \right) \cdot 1\text{pF} = 40\text{pF} \text{ となる。}$$

これが、従来の場合では 400pF であるから10分の1にすることができ、当然消費電力も10分の1となる。

尚、本発明の回路をカラーテレビジョン受像機に適用する場合は、映像信号源として、 R （赤）、 G （緑）、 B （青）の3つの原色信号が供給され、かつ液晶素子もそれに対応して R, G, B をモザイク状に配置したものが必要となる。またテレビジョン受像機以外に他の情報表示装置として利用することができることは言うまでもない。

〔発明の効果〕

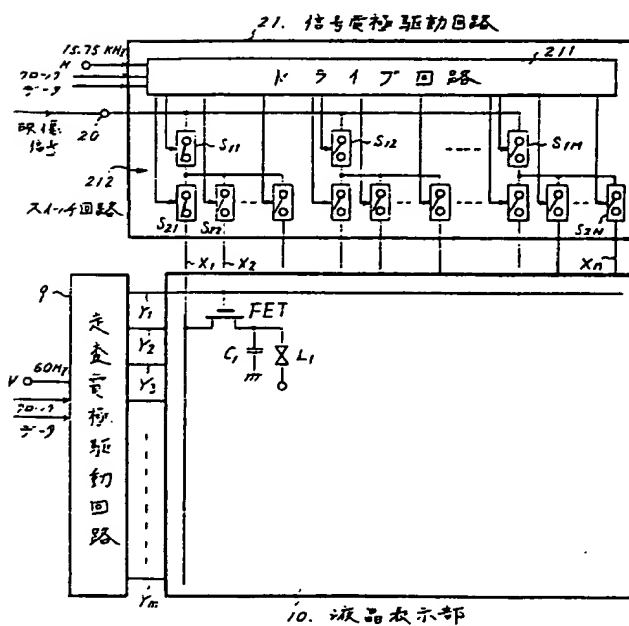
以上述べたように、本発明は画素数が増加してもスイッチ回路の入力容量を非常に小さくすることができ、消費電力の少ない液晶表示装

役を提供することができる。特にバッテリー動作として好適である。

4. 図面の簡単な説明

第1図は本発明の液晶表示装置の駆動回路の一実施例を示す回路図、第2図は第1図の回路で用いられるスイッチ回路の制御用信号の一例を示すパルス波形図、第3図は上記スイッチ回路での入力容量の値を示す特性図、第4図は従来の液晶表示装置の一例を示す回路図、第5図は第4図あるいは第1図の回路で用いられるスイッチ手段を示す回路図、第6図は第4図の回路で用いられるバッファ回路の一例を示す回路図である。

- 10 …… 液晶表示部、
- 9 …… 走査電極駆動回路、
- 21 …… 信号電極駆動回路、
- 211 …… ドライブ回路、
- 212 …… スイッチ回路、
- S₁₁ ~ S_{2N} …… スイッチ手段、
- X₁ ~ X_N …… 信号電極、



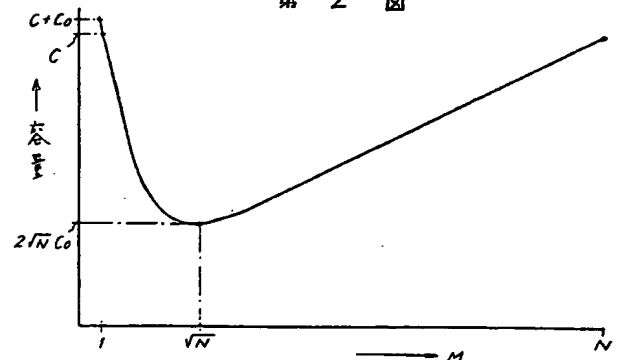
第1図

Y₁ ~ Y_m …… 走査電極。

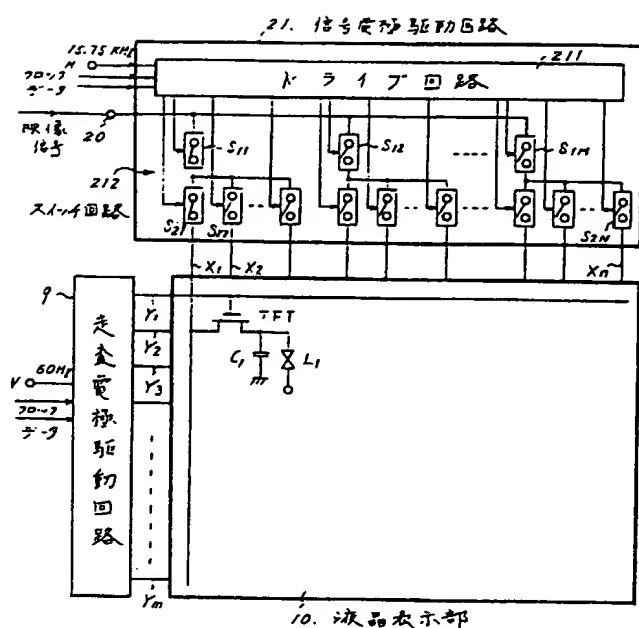
代理人 弁理士 則 近 藤 佑
同 字 治 弘



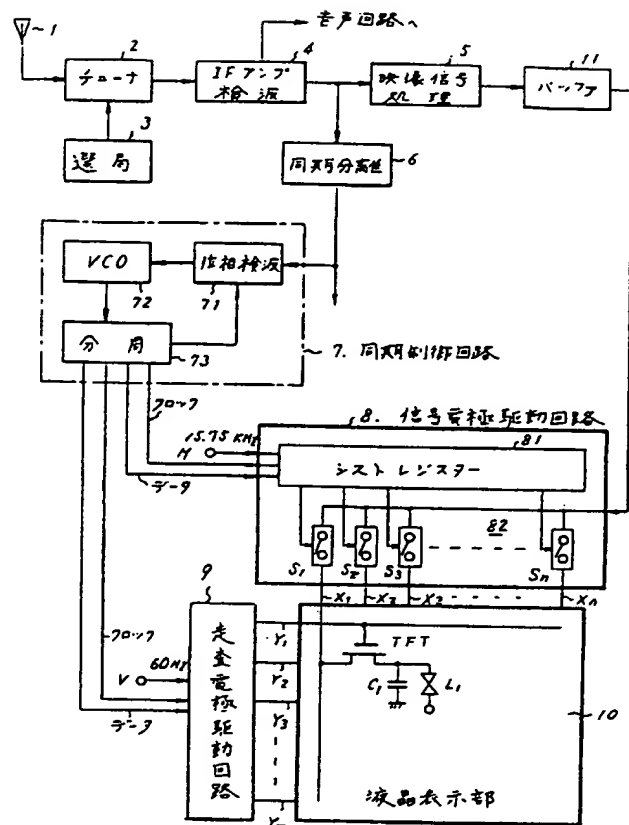
第2図



第3図



第 1 図



第 4 図